

INTITULE DE LA MATIERE : Architecture et bus de données des systèmes embarqués

CODE :

SEMESTRE : S8

NOM DE L'ENSEIGNANT RESPONSABLE : ??? J.M Portal ???

NOMBRE D'HEURES ENCADREES CM : 16h TD : TP :

NOMBRE D'HEURES DE TRAVAIL PERSONNEL DE L'ELEVE – estimation : 6h

OBJECTIF GENERAL :

Comprendre la conception des systèmes électroniques et des bus de données embarqués du composant à l'application

CONTENU – PLAN DU COURS :

L'architecture des systèmes embarqués sera détaillée au travers de la présentation des règles de conception basse consommation qui représente la contrainte principale des systèmes embarqués pour l'IoT:

- présentation des règles de conception au niveau composant et circuit (dimensionnement, adaptation tension/fréquence, polarisation de bulk) pour réduire la consommation dynamique et statique
- présentation des règles de conception au niveau système partie matérielle et logicielle (mise en place de DVFS, ordonnancement de tâches, RTOS)
- présentation des protocoles de communications dans les systèmes embarqués exemple (I2C, bus CAN)
- introduction à l'implémentation hardware pour le deep learning

FORME DE L'EVALUATION :

Contrôle continu Contrôle terminal Mémoire/rapport Soutenance
préciser si nécessaire, nombre d'épreuves : et type oral / écrit
Soutenance orale sur l'étude d'une publication ou d'un système imposé

ACQUIS DE LA FORMATION ATTENDUS, ET QUI SONT EVALUES :

Maitrise de l'ensemble des techniques de conception basse consommation et des protocoles de communication

PREREQUIS :

Electronique numérique
Langage de programmation

REFERENCES, BIBLIOGRAPHIE :

- J. RABAEY : Low Power Design Essentials 2008
- Ch. FIGUET : Low-Power CMOS Circuits: Technology, Logic Design and CAD Tools 2005
- D.D. Gajski : Embedded System Design: Modeling, Synthesis, Verification 2009
- D. Paret : Le bus CAN 2001